

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08242263 A**(43) Date of publication of application: **17 . 09 . 96**

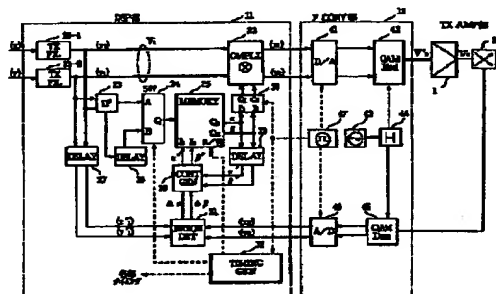
(51) Int. Cl.

H04L 27/36**H03F 1/30****H03F 1/32****H04B 1/04**(21) Application number: **07045615**(71) Applicant: **NEC CORP**(22) Date of filing: **06 . 03 . 95**(72) Inventor: **ICHIYOSHI OSAMU****(54) TRANSMITTER****(57) Abstract:**

PURPOSE: To obtain a high power transmitter enabling linear amplification of wide band signals.

CONSTITUTION: In the transmitter where carrier waves are modulated in a D/A converter 41 and a QAM(quadrature amplitude modulation) modulator 42, the waves are amplified in a high power amplifier 1 and the waves are transmitted after the amplitude and phases of transmission signals x and y are adjusted so that the non-linear characteristic of a poststage circuit may be compensated in a complex multiplier 22, the control of the complex multiplier 22 is performed for two systems. A complex memory 25 storing control data is used and the one system is controlled by reading control value data α , β of the number designated by the amplitude of the transmission signal from the memory 25. For the other system, amplitude and a phase error are detected from the transmission signal and the transmission output in an error detector 31 and a control update unit 30, the corrected values α'' , β'' of control value data are calculated and the storage value of control valued data is updated.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-242263

(43) 公開日 平成8年(1996)9月17日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/36			H 0 4 L 27/00	F
H 0 3 F 1/30			H 0 3 F 1/30	A
			1/32	
H 0 4 B 1/04			H 0 4 B 1/04	R

審査請求 有 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願平7-45615

(22) 出願日 平成7年(1995)3月6日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 市吉 修

東京都港区芝五丁目7番1号 日本電気株式会社内

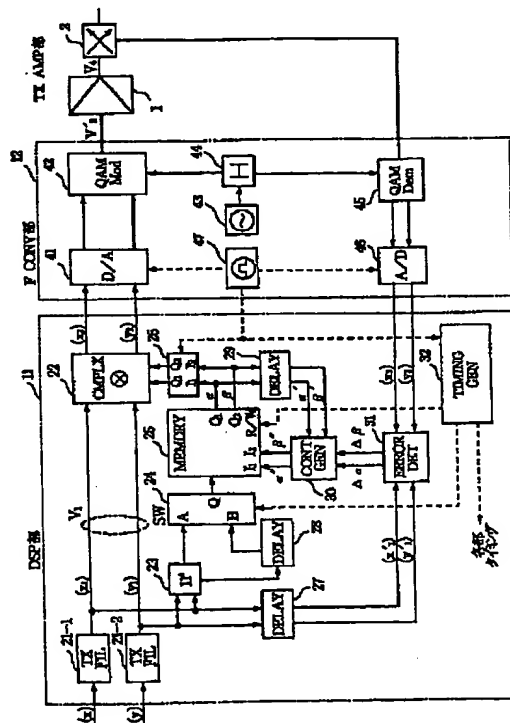
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 送信装置

(57) 【要約】

【目的】 広帯域信号の線形増幅を可能とする大電力送信装置を実現する。

【構成】 伝送信号 x , y を、複素乗算器 22 において後段の回路の非線形特性を補償するよう振幅、位相を調整した後、D/A 変換器 42、QAM 変調器 42 で搬送波を変調し大電力増幅装置 1 で増幅して送信する送信装置において、前記複素乗算器 22 の制御を 2 系統に行う。制御データを格納した複素制御メモリ 25 を用い、一方は該メモリ 25 から前記伝送信号の振幅で指定される番地の制御値データ α 、 β を読み出して制御する。他方は誤差検出器 31、制御更新メモリ 30 において前記伝送信号と送信出力から振幅、位相誤差を検出して前記制御値データの修正値 α'' 、 β'' を算出し前記制御値データの記憶値を更新する。



【特許請求の範囲】

【請求項1】 2系統の複素入力信号の振幅及び位相を調整する複素乗算器と、前記複素乗算器の出力を周波数変換する周波数変換装置と、前記周波数変換装置の出力を増幅する電力増幅装置と、前記入力信号の振幅値に基づいて読み出され周波数変換出力の位相及び振幅特性を補償する、前記複素乗算器の制御値データが格納された記憶装置と、前記入力信号、電力増幅装置の出力信号及び前記制御値データとから出力信号の非線形歪みを検出し制御値更新データを発生し前記記憶装置のデータを更新する更新装置とを具備することを特徴とする送信装置。

【請求項2】 2系統の複素ベースバンド入力信号の振幅及び位相を調整する複素乗算器と、前記複素乗算器の出力により搬送波を変調する直交振幅変調装置と、前記直交振幅変調装置の出力を増幅する電力増幅装置と、前記入力信号の振幅値に基づいて読み出され電力増幅装置の位相振幅特性による被変調波信号への影響を補償する、前記複素乗算器の制御用の制御値データが格納された記憶装置と、前記入力信号、電力増幅装置の出力信号及び前記制御値データとから出力信号の非線形歪みを検出し制御値更新データを発生して前記記憶装置のデータを更新する更新装置とを具備することを特徴とする送信装置。

【請求項3】 前記更新装置は前記出力信号の原信号と前記入力信号の比から振幅及び位相誤差を検出し、前記制御値データの振幅及び位相制御値に前記振幅誤差及び位相誤差に対応する値をそれぞれ乗算及び減算して更新データを算出することを特徴とする請求項1又は2記載の送信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は送信装置、特に、無線通信分野及び放送分野において広範に利用可能な電力増幅装置を具備する送信装置に関する。

【0002】

【従来の技術】 無線通信や放送通信分野においては、電波の伝搬距離を延ばすために送信出力を大電力化する必要がある。例えば、静止衛星を用いる衛星通信システムにおいては長大な伝搬路で生じる巨大な損失を補うために数KWもの大電力で電波を送信している。

【0003】 このような大電力送信装置においては、最終段の大電力増幅装置（High Power Amplifier：HPA部）は、通常、飽和領域で動作するために非線形歪みを伴っていた。ところが、この非線形歪みは単に信号波形を歪ませるに止まらず、混変調による周波数帯域の広がりを生じ、高調波の発生により他のシステムへの干渉を起し多大の弊害を派生していた。このような電力増幅装置としてその弊害を防止するため非線形の増幅器を線形化して用いる技術が特開昭62-78902号公報に記載されている。

【0004】 図6はこのような非線形化回路を備えた従来の送信装置である。この送信装置は、大電力増幅装置1の前段に可変減衰器7、可変位相器9を設け、遅延器3を介して分岐した入力信号101と、方向性結合器2を介して分岐した大電力増幅装置1の出力信号104とを位相比較器8で位相比較し、その誤差により可変位相器9を制御するとともに、前記入力及び出力信号について2乗検波器4、5及び電圧差検出器6により電圧差を検出して可変減衰器7を制御する構成を採っている。この回路は帰還路により誤差を実測して補正するループバック（Loop Back）方式の構成により、位相比較器8及び電圧差検出器6の各々の入力誤差信号が零に成るような負帰還制御を行い、大電力増幅装置の出力信号の振幅及び位相が入力信号のものと等しくなるように補正するものである。

【0005】 上術の従来方式はループバック制御を行うものであるから、原理的には正確な線形化が可能であるはずであるが、実際は次のような欠点を有している。即ち、ループバック制御は帰還路において信号の時間遅延を生じるため、高速動作には本質的に適していない。そのため従来、高速通信システムにおいては帰還路を用いない構成として、大電力増幅装置の入力部に大電力増幅装置と逆の非線形時性を有する非線形回路を挿入する構成を取るプリディストーション（Predistortion）方式が利用されてきたが、これも回路各部の温度の変動や回路特性の経時変化等により得られる線形化特性に限界があった。

【0006】

【発明が解決しようとする課題】 上述のように大電力送信装置に適用される従来のループバック制御方式の線形化回路は高速動作に適さず、また従来のプリディストーション（Predistortion）方式のものも温度や経時変化に対応可能なものではなかった。

【0007】 本発明は従来方式の何れの欠点をも克服し、高速通信に対し正確な線形化動作が行われるとともに、動作環境の温度変動及び回路特性の経時変化の影響を受けない線形化を実現可能とする送信装置を提供することを目的とするものである。

【0008】

【課題を解決するための手段】 本発明は上記課題を解決するため、2系統の複素入力信号の振幅及び位相を調整する複素乗算器と、前記複素乗算器の出力を周波数変換する周波数変換装置と、前記周波数変換装置の出力を増幅する電力増幅装置と、前記入力信号の振幅値に基づいて読み出され周波数変換出力の位相及び振幅特性を補償する、前記複素乗算器の制御値データが格納された記憶装置と、前記入力信号、電力増幅装置の出力信号及び前記制御値データとから出力信号の非線形歪みを検出し制御値更新データを発生し前記記憶装置のデータを更新する更新装置とを具備することを特徴としている。また、

本発明は、2系統の複素入力信号としてベースバンド信号が与えられ、周波数変換装置として搬送波を変調する直交振幅変調装置を用いることを特徴としている。更に、本発明は、前記更新装置において前記出力信号の原信号と前記入力信号の比から振幅及び位相誤差を検出し、前記制御値データの振幅及び位相制御値に前記振幅誤差及び位相誤差に対応する値をそれぞれ乗算及び減算して更新データを算出することを特徴としている。

【0009】

【実施例】次に、本発明の一実施例の送信装置について図面を参照しながら説明する。図1は直交振幅変調信号の増幅送信機に適用した本発明の一実施例のブロック図である。同図において、本発明の送信装置の全体構成としてはデジタル信号処理部(Digital Signal Processing: DSP部)11と、周波数変換部(Frequency Conversion: F CONV部)12及び電力増幅部(TX AMP部)1、2より構成されている。また、信号の変調増幅系統としては、2系統の複素数のベースバンド変調信号の波形整形用の送信デジタルフィルタTXFIL21-1、TXFIL21-2と、該デジタルフィルタ出力の振幅及び位相を調整する複素乗算器22と、複素乗算器22の出力をクロック信号発生器47からのクロックによりアナログ信号に変換するD/A変換器41と、D/A変換器41の出力で信号分岐器44を介して供給される局部発振器(搬送波発振器)43からの搬送波信号を直交振幅変調するQAM(Quadrature Amplitude Modulation)変調器42と、QAM変調器42の出力を増幅送信する送信電力増幅装置1から構成されている。

【0010】また、送信電力増幅装置1の出力部には方向性結合器2が設けられ増幅出力の一部が分岐され周波数変換部12のQAM復調器45に供給されている。QAM復調器45は信号分岐器44を介して供給される局部発振器(搬送波発振器)43からの搬送波信号により増幅出力を直交検波(復調)し原信号の2系統の複素数のベースバンド復調信号をアナログ信号として出力する。この信号はA/D変換器46においてクロック信号発生器47からのクロックによりデジタル信号に変換されデジタル信号処理部(DSP部)11に供給される。

【0011】次に、デジタル信号処理部11について説明する。デジタルフィルタTXFIL21-1、TXFIL21-2は、複素数である2つのベースバンドの変調信号 x 、 y を入力とし、波形整形されたデジタルの複素数の変調信号データ $x1$ 、 $y1$ を出力する。振幅検波器23は、前記変調信号データ $x1$ 、 $y1$ の絶対値(実数値)を検出し、出力信号をスイッチ24に直接及び遅延器28を介し遅延して送出する。遅延器28は変調信号データ $x1$ 、 $y1$ が増幅系統とフィードバック系を介して誤差検出器31に戻るまでの時間に相当する遅延を与えるもので、シフトレジスタ等で構成される。スイッチ24は、まずタイミング発生器32の制御のもとで遅延のない前記絶対値信号を複素制御遅メモリ25に送出する。複素制御遅メモリ25には、例えばROM(読み出し専用メモリ)等が用いられ、前記QAM変調器出力が受ける送信電力増幅装置1の非線形特性の影響(振幅、位相歪み)を補償するための制御値データが記憶されている。スイッチ24から供給されるデータはそのアドレスデータとして機能し、タイミング発生器32からの該データと同期した読出制御信号により、前記変調信号データ $x1$ 、 $y1$ の振幅値に対応した前記変調信号データ $x1$ 、 $y1$ に対する振幅及び位相の補償用の制御値データ α 、 β を出力端子Q1、Q2に読み出し送出する。該制御値データ α 、 β はタイミング発生器32による制御によりラッチ26を介して複素乗算器22に印加され、送信電力増幅装置1の非線形特性の影響を補償するように前記変調信号データ $x1$ 、 $y1$ の振幅に応じてその振幅及び位相を制御する。即ち、出力端子Q1は振幅係数 α を出力し前記変調信号データ $x1$ 、 $y1$ にこれに乗ずる。また、出力端子Q2は位相回転量 β を出力し前記複素数の変調信号データ $x1$ 、 $y1$ の位相を回転する。このようにして、複素乗算器22から出力された信号は予め調整されているため、QAM変調器からの変調出力V3'が送信電力増幅装置1で増幅されたとき生じる非線形歪みが補償される。

【0012】以上の動作から分かるように、前記振幅検波器23、スイッチ24、複素制御遅メモリ25及びラッチ26から成る制御回路はフィードフォワード系を構成することは明らかである。特に複素制御遅メモリ25には予め補償データが格納されており、このフィードフォワード系の制御は高速データ等の広帯域信号を電力増幅する場合に効果的である。しかしながら、回路各部及び送信電力増幅装置1の非線形特性は動作温度、回路特性の経時変化等、各種の変動要因が存在しており前記フィードフォワード系の制御回路の構成のみでは十分安定した補償を実現することは期待し難い。本発明は負帰還構成をも採用し特に複素制御遅メモリ25のデータを適切な値に常に設定、修正できるように構成している。

【0013】デジタル信号処理部11において、送信電力増幅装置1側から、QAM復調器45、A/D変換器46を介して電力増幅出力の復調信号を帰還するのはこのための構成である。以下、フィードバック系の制御構成の動作を説明する。

【0014】変調信号データ $x1$ 、 $y1$ はシフトレジスタ等で構成された遅延器27を介して誤差検出回路31の一方の入力となり、また、前記電力増幅出力側からの帰還信号 $x3$ 、 $y3$ は他方の入力信号となる。遅延器27は遅延器28と同様に変調信号データ $x1$ 、 $y1$ が増幅系統とフィードバック系を介して誤差検出器31に戻るまでの時間に相当する遅延を与えるもので、シフトレジスタ等で構成される。スイッチ24は、まずタイミング発生器32の制御のもとで遅延のない前記絶対値信号を複素制御遅メモリ25に送出する。複素制御遅メモリ25には、例えばROM(読み出し専用メモリ)等が用いられ、前記QAM変調器出力が受ける送信電力増幅装置1の非線形特性の影響(振幅、位相歪み)を補償するための制御値データが記憶されている。スイッチ24から供給されるデータはそのアドレスデータとして機能し、タイミング発生器32からの該データと同期した読出制御信号により、前記変調信号データ $x1$ 、 $y1$ の振幅値に対応した前記変調信号データ $x1$ 、 $y1$ に対する振幅及び位相の補償用の制御値データ α 、 β を出力端子Q1、Q2に読み出し送出する。該制御値データ α 、 β はタイミング発生器32による制御によりラッチ26を介して複素乗算器22に印加され、送信電力増幅装置1の非線形特性の影響を補償するように前記変調信号データ $x1$ 、 $y1$ の振幅に応じてその振幅及び位相を制御する。即ち、出力端子Q1は振幅係数 α を出力し前記変調信号データ $x1$ 、 $y1$ にこれに乗ずる。また、出力端子Q2は位相回転量 β を出力し前記複素数の変調信号データ $x1$ 、 $y1$ の位相を回転する。このようにして、複素乗算器22から出力された信号は予め調整されているため、QAM変調器からの変調出力V3'が送信電力増幅装置1で増幅されたとき生じる非線形歪みが補償される。

るまでの時間に相当する遅延を与えるものである。誤差検出回路31は両入力($x1'$, $y1'$) ($x3$, $y3$)の振幅、位相の誤差信号の振幅誤差 $\Delta\alpha$ 、位相誤差 $\Delta\beta$ を演算し制御値更新メモリ30に出力する。制御値更新メモリ30においては、他の入力として、複素制御値メモリ25の出力 α 、 β をシフトレジスタ等の遅延器29を介し遅延器27、28と同様の時間遅延した信号 α' 、 β' を入力し、前記誤差信号 $\Delta\alpha$ 、 $\Delta\beta$ とにより制御値の修正値 α'' 、 β'' を演算して出力し、複素制御値メモリ25のデータの更新を行う。この場合の複素制御値メモリ25の更新動作は、タイミング発生器32からの信号によりスイッチ24から遅延器28側の振幅データがアドレス信号として入力され、同時にタイミング発生器32からの前記修正値の書換えを制御する書込制御信号が入力されることにより行われる。この動作(繰返し)は、変調信号入力と変調波の増幅出力から復調した信号との誤差の積分動作(誤差積分法)となるよう、例えば後述するように前記誤差信号 $\Delta\alpha$ 、 $\Delta\beta$ に係数等何らかの演算を施すことが望ましい。このような原理で非線形歪みの発生を改善するフィードバック系を構成している。以上のように信号の処理動作はクロック信号源47を基準としたタイミング発生器からの信号によりデジタル的に実行される。

【0015】図1のブロック図において、複素乗算器22の具体的構成の一例としては、図4に示すような複素

$$V_3(t) = A(t) \cos \{ \omega_i t + \phi_i(t) \} \quad (1)$$

これに対して出力信号は、

$$V_4(t) = B(A(t)) \cos \{ \omega_i t + \phi(t) + \theta(A(t)) \} \quad (2)$$

と表わされる。ここで振幅 $B(A(t))$ 、位相 $\theta(A(t))$ 共に入力信号の振幅 $A(t)$ の非線形関数である。

【0019】図2の振幅特性において、一点鎖線で示す、

$$B = GA \quad (3)$$

なる特性が理想特性である。ここで G は、増幅率である。通常小振幅の入力信号に対しては、送信増幅装置は線形特性を示す。即ち図4に示すように $A < A_0$ なる範囲では振幅特性は線形、又は位相特性は、平坦($\theta(A(t)) = 0$)である。入力信号の振幅を大きくしていくと理想特性ならば、 $A = A_1$ なる点で飽和出力 B_2 に到達するはずであるが、非線形特性のため実際は振幅を更

$$V_3'(t) = \alpha(A) A(t) \cos \{ \omega_i t + \phi_i(t) + \beta(A) \} \quad (4)$$

なる信号を入力すると出力は、

$$V_4(t) = B(\alpha(A) A(t)) \cos \{ \omega_i t + \phi_i(t) + \beta(A) + \theta(\alpha(A) A(t)) \} \quad (5)$$

となる。そこで、

$$\beta(\alpha(A) A(t)) = GA(t) \quad (6)$$

$$\beta(A) = -\theta(\alpha(A) A(t)) \quad (7)$$

となる様に $\alpha(A)$ 、 $\beta(A)$ を定めてやれば、式

乗算回路が採用できる。同図において乗算器50-1、50-2は複素数 x 、 y に振幅係数 α を乗算し、また、乗算器51-1、51-2、51-3、51-4、は、サイン、コサイン格納ROMからの $\sin\beta$ 、 $\cos\beta$ をその出力に乗算し、加算器54-1、54-2からは、それぞれ、 $\alpha(x1\cos\beta + y1\sin\beta)$ 、 $\alpha(x1\sin\beta + y1\cos\beta)$ が出力され、結果的に複素数で表記すると、 $(x1 + jy1)\alpha \exp j\beta$ を出力することとなる。即ち、図2の回路は、入力変調信号に対し振幅を α 倍し、位相を β 量回転した信号を発生することになる。

【0016】また、図1のQAM変調器42とQAM復調器45の具体的構成の一例として図3のような変調、復調回路が利用される。即ち、変調回路は2系統の変調信号で搬送波とこれを $\pi/2$ ラジアン移相した搬送波である直交関係の搬送波信号をそれぞれ乗算した後、合成して被変調波を発生し、また、復調回路は、被変調波に前記直交関係の搬送波信号を乗算して原信号の復調信号を出力する構成を用いる。

【0017】次に、本発明の非線形特性の送信電力増幅装置の線形化の動作の原理を、以下詳細に説明する。

【0018】一般に、送信電力増幅装置1は図4のような振幅及び位相特性を有している。いま、送信電力増幅装置TXAMP1の入力信号の振幅を $A(t)$ 、角周波数を ω_i とすると、

に A_2 ($A_2 > A_1$)まで増大してはじめて、飽和振幅 B_2 が得られる。

【0020】また、位相特性も $A > A_0$ の非線形領域に入ると同図に示すように、振幅 $A(t)$ に応じた送信電力増幅装置TXAMP1固有の位相変動特性を示す。

【0021】図4より明らかなように、送信電力増幅装置TXAMP1の非線形特性を補償するように入力信号の振幅及び位相を振幅 $A(t)$ に応じて変えてやれば、全体として線形特性を有する送信装置を実現することができる。そのために振幅制御係数 $\alpha(A(t))$ (以下 $\alpha(A)$ と表記する。)と、位相制御量 $\beta(A(t))$ (以下、 $\beta(A)$ と表記する。)を加えて、

(5)は、

$$V_4(t) = G \cdot V_3(t)$$

となり完全な線形増幅装置と等価に働く。問題は式

(6)、(7)を満たす $\alpha(A)$ 、 $\beta(A)$ を求める方

法であるが、以下のような誤差積分法で求めることができる。

【0022】いま、方向性結合器2と直交振幅変調(QAM)復調器45、A/D変換器46を介してデジタル信号処理(DSP)部に帰還される信号を

$$V_5 = \gamma V_4(t - \tau) \quad (8)$$

$$V_5 = \gamma B \{ \alpha(A) A(t - \tau) \} \cdot \exp j \{ \phi_i(t - \tau) + \beta(A) + \theta(A(t - \tau)) \} \quad (5)$$

他方デジタル信号処理(DSP)部の入力信号も同様

$$V_1(t) = A(t) \exp j \phi_i(t) \quad (10)$$

と書ける。遅延回路27の遅延量を丁度上の帰還路の時間遅延に等しく設定し、誤差検出回路31において、複

$$\frac{V_5(t)}{V_1(t - \tau)} = \frac{\gamma B(\alpha(A) A(t))}{A(t)} \exp j \{ \beta(A) + \theta(\alpha(A) A(t)) \} \quad (11)$$

を行うと誤差検出回路31の出力として、

$$\Delta \alpha(A) = \frac{A(t)}{\gamma B(\alpha(A) A(t))} \quad (12)$$

$$\Delta \beta(A) = \beta(A) + \theta(\alpha(A) A(t)) \quad (13)$$

が出力される。

【0025】制御値更新メモリ30においては、次の式により $\alpha(A)$ と $\beta(A)$ の更新値 $\alpha(A)'$ 、 β

$$\alpha(A)' = \alpha(A) \cdot (\Delta \alpha(A))^m \quad (14)$$

$$\beta(A)' = \beta(A) - K \cdot \Delta \beta(A) \quad (15)$$

ここでKは位相制御ループの利得(gain)でありループの安定性のためには

$$0 < K < 1 \quad (16)$$

であることが必要である。又mは振幅制御ループの利得でありループの安定性のためには同じく

$$\alpha(A) \text{ 小} \rightarrow \beta(\alpha(A) A(t)) \text{ 小} \rightarrow \Delta \alpha(A) \text{ 大} \rightarrow \alpha(A)' \text{ 大} \quad (18)$$

$$\beta(A) \text{ 小} \rightarrow \Delta \beta(A) \text{ 小} \rightarrow \beta(A)' \text{ 大} \quad (19)$$

が成り立つことから負帰還制御ループを構成することは明らかである。

【0027】定常状態に置いては

$$\alpha(A)' = \alpha(A) \quad (20)$$

$$\beta(\alpha(A) A(t)) = (1/\gamma) A(t) \quad (23)$$

となる。いま γ を

$$\gamma = 1/G \quad (24)$$

に設定すれば

$$\beta(\alpha(A) A(t)) = G \cdot A(t) \quad (25)$$

$$\Delta \beta(A) = \beta(A) + \theta(\Delta \alpha(A) A(t)) = 0 \quad (26)$$

となるため式(5)より送信電力増幅装置TXAMP I

$$V_4(t) = B(\alpha(A) A(t)) \cos \{ \omega_i(t) + \phi_i(t) + \beta(A) + \theta(\alpha(A) A(t)) \}$$

とする。但し、 γ は帰還路の振幅減衰率は時間遅延である。

【0023】デジタル信号処理(DSP)部においては信号は複素ベースバンド信号であり、次式のように書ける。

に複素表示すると、

素除算、

【0024】

(A)' を発生する。

【0026】

$$0 < m < 1 \quad (17)$$

であることが必要である。(14)、(15)式の $\alpha(A)'$ 、 $\beta(A)$ と $\alpha(A)'$ 、 $\beta(A)$ との関係は(12)、(13)式を参照すると、

$$\beta(A)' = \beta(A) \quad (21)$$

となることから、

$$\Delta \alpha(A) = 1 \quad (22)$$

即ち、

$$\beta(\alpha(A) A(t)) = (1/\gamma) A(t) \quad (23)$$

となり、送信電力増幅装置1の入出力特性は線形化される。

【0028】又式(21)から定常状態においては信号の位相も

$$\Delta \beta(A) = \beta(A) + \theta(\Delta \alpha(A) A(t)) = 0 \quad (26)$$

の出力は

$$V_4(t) = B(\alpha(A) A(t)) \cos \{ \omega_i(t) + \phi_i(t) + \beta(A) + \theta(\alpha(A) A(t)) \}$$

$$\begin{aligned}
 &= G A(t) \cos \{ \omega_i t + \phi_i(t) \} \\
 &= G \cdot V_3(t)
 \end{aligned}
 \quad (27)$$

となり振幅、位相ともに完全に線形化される。本発明は以上説明した原理により電力増幅装置等の非線形特性の線形化補償が実現されるものである。

【0029】本発明の応用例として図5に共通増幅器として使用した例を示す。同図において、ch1, ch2, … chNは多チャンネルのベースバンド信号、又は変調された被変調波信号であり、該多チャンネル信号を周波数分割多重装置80 (Frequency Division Multiplex: FDM) により、2系統の複素信号である周波数分割多重化信号に変換し、原信号としてデジタル信号処理部11に入力する。多重化信号は該処理部11での信号処理後、周波数変換され大電力増幅装置1で共通に増幅されるが、増幅特性は線形化されるため混変調等による隣接チャンネルへの干渉の弊害等の発生が避けられ、特性の良い共通増幅を可能とし良好な送信装置を実現できる。

【0030】なお、上述の実施例では、デジタル信号処理部11においてデジタル処理が行われることで説明したが、このような方法に替えて、アナログ処理又はA/D、D/A変換手段を利用しアナログ処理との複合システムを採用することができることは明らかである。

【0031】

【発明の効果】以上説明したように本発明の非線形の補償によれば、記憶装置を用いたフィードフォワード手段を採用することにより、広帯域信号をも非線形歪みを排除し大電力増幅を行うことを可能とするとともに、フィードバック手段による記憶データの更新手段を組み合わせることにより、正確な線形化特性を実現することが可能である。

【0032】また、本発明によれば、送信装置各部等の動作環境の温度変化、回路特性の経時変化、搬送波の位相、周波数の変動等が生じても、全体の増幅特性の線形性を常に良好な特性に維持することができ、この送信装置を利用することによりデジタル及びアナログ無線通信システムにおける伝送品質を充分に高めることができる。

【0033】更に、本発明の線形化回路はデジタル信号処理に適し、デジタル回路の特徴を活かし、動作が正確で且つ小型軽量、低消費電力の送信装置を実現しうる点でも効果が大である。

【図面の簡単な説明】

【図1】本発明の一実施例を示すブロック図である。

【図2】複素乗算回路の構成を示す図である。

【図3】直交振幅変調器、及び直交振幅復調器の構成を示す図である。

【図4】送信増幅装置の非線形性を示す特性図である。

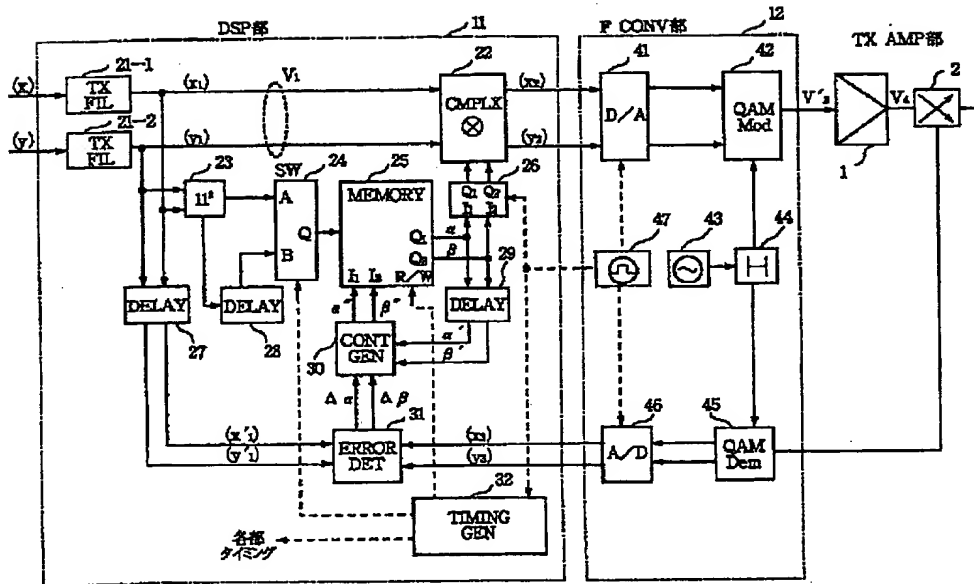
【図5】本発明の共通増幅器への応用例を示すブロック図である。

【図6】従来の送信装置の構成を示すブロック図である。

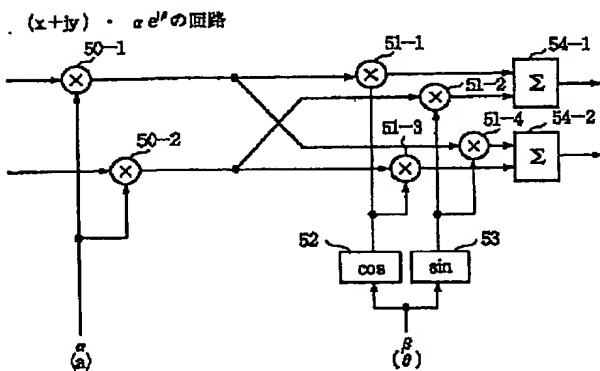
【符号の説明】

- 1 送信電力増幅装置
- 2 方向性結合器
- 3 遅延器
- 4、5 2乗検波器
- 6 電圧差検出器
- 7 可変減衰器
- 8 位相比較器
- 9 可変位相器
- 11 デジタル信号処理部
- 12 周波数変換部
- 21-1、21-2 送信デジタルフィルタ
- 22 複素乗算器
- 23 振幅検波器
- 24 スイッチ
- 25 複素制御値メモリ
- 26 ラッチ
- 27、28、29 遅延器
- 30 制御値更新メモリ
- 31 誤差検出器
- 32 タイミング発生器
- 41 D/A変換器
- 42 直交振幅 (QAM) 変調器
- 43 局部発振器
- 44 信号分岐器 (ハイブリッド)
- 45 直交振幅 (QAM) 復調器
- 46 A/D変換器
- 48 $\pi/2$ 位相器
- 49-1、2 乗算器
- 50-1、2、51-1、2、3、4 乗算器
- 52 cos格納ROM
- 53 sin格納ROM
- 54-1、2、3 加算器
- 80 周波数分割多重装置

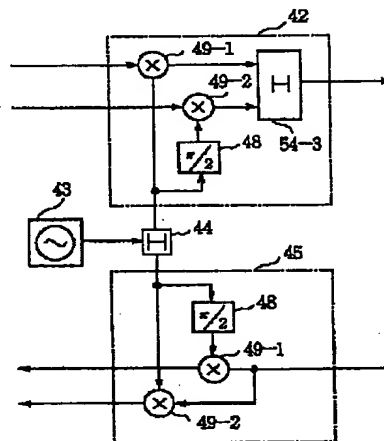
【図1】



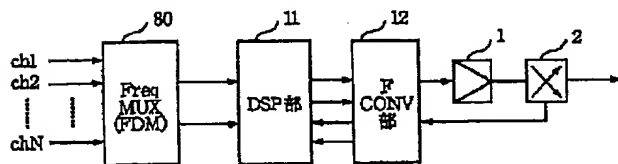
【図2】



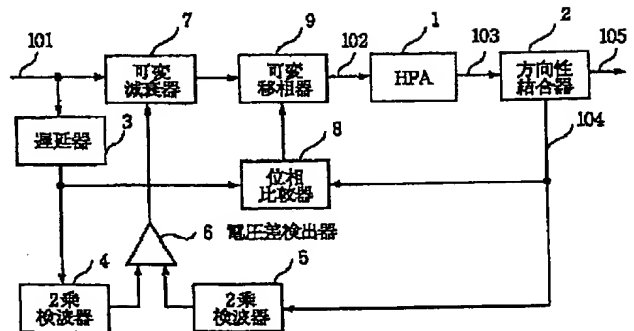
【図3】



【図5】



【図6】



【図4】

